



Europäisches Patentamt  
European Patent Office  
Office européen des brevets



Numéro de publication: **0 595 403 A1**

**DEMANDE DE BREVET EUROPEEN**

Numéro de dépôt: **93202932.5**

Int. Cl.<sup>5</sup>: **H04N 7/13**

Date de dépôt: **20.10.93**

Priorité: **28.10.92 FR 9212880**

Date de publication de la demande:  
**04.05.94 Bulletin 94/18**

Etats contractants désignés:  
**AT CH DE ES FR GB IT LI SE**

Demandeur: **LABORATOIRES  
D'ELECTRONIQUE PHILIPS  
22, Avenue Descartes  
F-94450 Limeil-Brévannes(FR)**

**FR**

Demandeur: **PHILIPS ELECTRONICS N.V.  
Groenewoudseweg 1  
NL-5621 BA Eindhoven(NL)  
CH DE ES GB IT LI SE AT**

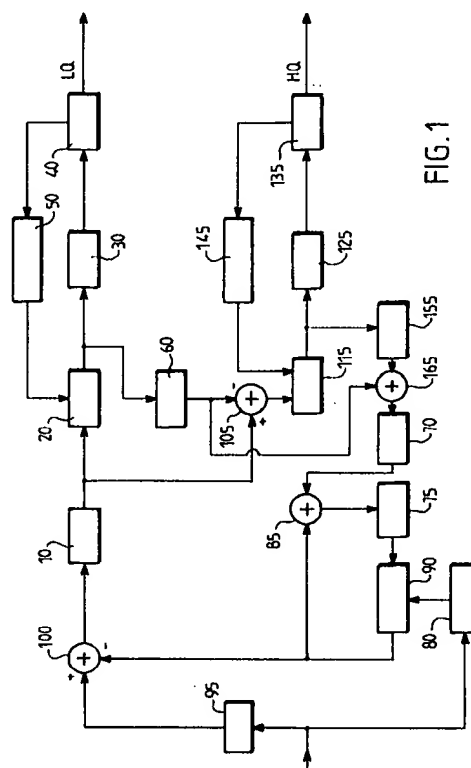
Inventeur: **Fert, Etienne, Société Civile S.P.I.D.  
156, Boulevard Haussmann  
F-75008 Paris(FR)**

Mandataire: **Landousy, Christian et al  
Société Civile S.P.I.D.  
156, Boulevard Haussmann  
F-75008 Paris (FR)**

**Dispositif de codage de signaux numériques représentatifs d'images, et dispositif de décodage correspondant.**

Dispositif de codage de signaux numériques correspondant à des images subdivisées en blocs, composé d'une première voie de codage, d'une voie de prédiction comprenant un premier circuit (60) de quantification inverse, un circuit (70) de transformation cosinus discrète inverse, un premier additionneur (85), une mémoire d'image (75), un étage de compensation de mouvement (80, 90), et un soustracteur (100), et d'une deuxième voie de codage comprenant elle-même notamment un circuit (105) de calcul de différences, un circuit (115) de quantification de ces différences, et un circuit (125) de codage des différences quantifiées, caractérisé en ce que la voie de prédiction comprend également, entre la sortie dudit circuit de quantification des différences et ledit circuit de transformation cosinus discrète inverse, une branche supplémentaire comprenant un deuxième circuit (155) de quantification inverse des signaux de sortie dudit circuit de quantification des différences et un deuxième additionneur (165) des sorties desdits premier et deuxième circuits de quantification inverse, la sortie dudit additionneur étant reliée à l'entrée dudit circuit de transformation cosinus discrète inverse.

**Application** : codage d'images selon deux niveaux de qualité.



**EP 0 595 403 A1**

La présente invention concerne un dispositif de codage de signaux numériques correspondant à des images subdivisées en blocs, composé d'une première voie de codage comprenant un circuit de transformation cosinus discrète, un circuit de quantification avec un premier pas de quantification déterminé, un circuit de codage à longueur variable, une mémoire-tampon délivrant des signaux codés de niveau de qualité déterminé, et un circuit de régulation de débit, d'une voie de prédiction comprenant en sortie dudit circuit de quantification, un premier circuit de quantification inverse, un circuit de transformation cosinus discrète inverse, un premier additionneur, une mémoire d'image, un étage de compensation de mouvement, et un sous-tracteur prévu pour retrancher desdits signaux numériques à coder les signaux prédits de sortie dudit étage, et d'une deuxième voie de codage comprenant elle-même notamment un circuit de calcul de différences à partir de signaux situés en aval du circuit de transformation cosinus discrète, un circuit de quantification de ces différences avec un deuxième pas de quantification plus fin que le premier, et un circuit de codage des différences ainsi quantifiées. Cette invention est utilisable notamment pour la distribution d'images de télévision selon deux niveaux de qualité d'image et est compatible avec la norme MPEG.

Pour la transmission d'images dans un canal numérique, il est nécessaire, compte tenu du débit des canaux existants, de comprimer l'information contenue dans ces images. Il existe à cet effet de nombreuses techniques de codage, et l'une des plus utilisées actuellement met en oeuvre successivement une transformation mathématique dite transformation cosinus discrète (DCT, en anglais), puis une quantification des coefficients obtenus par ladite transformation et un codage à longueur variable des valeurs ainsi quantifiées, ces opérations étant complétées par une prédiction temporelle opérée à partir desdites valeurs quantifiées et qui permet de présenter au codage non pas les signaux qui correspondent à chaque image courante, mais des signaux représentatifs des différences entre cette image courante et l'image précédente, compte tenu du mouvement intervenu entre elles deux dans l'intervalle de temps qui les sépare.

Le brevet des Etats-Unis d'Amérique n° 4 958 226 décrit un dispositif de cette nature. Sa structure, incluant initialement la première voie de codage et la voie de prédiction pour l'obtention d'un premier niveau de qualité d'image, comprend également une deuxième voie de codage d'une grandeur dite erreur résiduelle et prélevée dans ladite première voie de codage. L'image ultérieurement décodée et restituée bénéficie ainsi d'une information complémentaire autorisant l'obtention d'un deuxième niveau de qualité d'image.

Un but de l'invention est de proposer un dispositif de codage perfectionné permettant d'améliorer encore ce deuxième niveau de qualité d'image.

A cet effet l'invention concerne un dispositif de codage tel que défini ci-dessus dans le préambule de la description et qui est en outre caractérisé en ce que la voie de prédiction comprend également, entre la sortie dudit circuit de quantification des différences et ledit circuit de transformation cosinus discrète inverse, une branche supplémentaire comprenant un deuxième circuit de quantification inverse des signaux de sortie dudit circuit de quantification des différences et un deuxième additionneur des sorties desdits premier et deuxième circuits de quantification inverse, la sortie dudit deuxième additionneur étant reliée à l'entrée dudit circuit de transformation cosinus discrète inverse.

La structure ainsi proposée consiste à mettre en place dans le codeur une branche de rétroaction supplémentaire qui prélève les informations traitées par la deuxième voie de codage pour les combiner avec celles traitées par la voie de prédiction et assurer ainsi une prédiction plus précise.

Un autre but de l'invention est de proposer un dispositif de décodage de signaux préalablement codés à l'aide d'un dispositif de codage ayant la structure définie ci-dessus.

Ce dispositif de décodage, composé d'une première voie de décodage comprenant en série un circuit de décodage à longueur variable, un troisième circuit de quantification inverse selon ledit pas de quantification déterminé, un circuit de transformation cosinus discrète inverse, et un étage de compensation de mouvement comprenant lui-même un circuit de compensation de mouvement et un troisième additionneur qui reçoit sur une première entrée la sortie dudit circuit de transformation cosinus discrète inverse et sur une deuxième entrée la sortie dudit circuit de compensation de mouvement et qui délivre les signaux décodés envoyés d'une part vers la sortie du dispositif de décodage et d'autre part, par l'intermédiaire d'une mémoire d'image, vers l'entrée dudit circuit de compensation de mouvement est, selon l'invention, plus spécialement caractérisé en ce qu'il comprend une deuxième voie de décodage comprenant elle-même en série un deuxième circuit de décodage à longueur variable, un quatrième circuit de quantification inverse selon ledit pas de quantification plus fin que le premier, et un quatrième additionneur, ledit quatrième additionneur recevant sur ses deux entrées les sorties desdits troisième et quatrième circuits de quantification inverse et ses signaux de sortie étant fournis à l'entrée dudit circuit de transformation cosinus discrète inverse.

Les particularités et avantages de l'invention apparaîtront maintenant de façon plus détaillée dans la description qui suit et dans les dessins,

donnés à titre d'exemples non limitatifs et dans lesquels :

- la figure 1 montre un exemple de réalisation d'un dispositif de codage selon l'invention ;
- la figure 2 montre un exemple de réalisation d'un dispositif de décodage selon l'invention.

Le dispositif de codage représenté sur la figure 1 comprend tout d'abord un circuit 10 de transformation cosinus discrète. Cette transformation, effectuée à partir de blocs d'image ici de format 8 x 8 point d'image (ou pixels), assure la conversion des signaux numériques reçus sur son entrée (et correspondant à des images) en un bloc de 8 x 8 coefficients, dont le premier représente la valeur moyenne des niveaux de gris des pixels du bloc considéré et dont les soixante-trois autres représentent les différentes fréquences spatiales présentes dans ce bloc.

Un circuit de quantification 20 assure alors la quantification de chacun de ces coefficients de sortie du circuit 10. Cette quantification est liée d'une part à la position du coefficient considéré dans le bloc 8 x 8 (les hautes fréquences spatiales sont moins perceptibles par l'oeil humain et la quantification des coefficients correspondants peut donc être effectuée avec un pas de quantification plus grand donnant une quantification moins précise) et d'autre part à un facteur de quantification, lié au débit comme on le décrit ci-dessous. Les valeurs issues de cette quantification sont alors fournies à un circuit 30 de codage à longueur variable, en sortie duquel est prévue une mémoire-tampon 40 de stockage des mots codés. En fonction du remplissage de cette mémoire 40, un circuit de régulation de débit 50 prévu en sortie de ladite mémoire renvoie vers le circuit de quantification 20 le facteur de quantification mentionné plus haut et dont la valeur, liée à ce remplissage, permet une modification du pas de quantification de façon que ladite mémoire 40 ne déborde ni ne se vide. Une telle chaîne de codage avec régulation du débit est décrite par exemple dans la demande de brevet européen EP-0448491 et ne le sera donc pas davantage ici. Les signaux de sortie de la mémoire 40 sont des signaux codés, correspondant à un niveau de qualité déterminé noté LQ sur la figure 1.

Les valeurs issues de la quantification sont également fournies à une voie de prédiction comprenant tout d'abord un circuit de quantification inverse 60. Un soustracteur 105 permet alors de calculer la différence entre les coefficients d'origine présents en sortie du circuit de transformation cosinus discrète 10 et, en sortie du circuit 60, ces mêmes coefficients après quantification puis quantification inverse. Ces différences sont alors envoyées, pour une quantification plus fine et un codage de ces nouvelles valeurs quantifiées, vers une deuxième chaîne de codage. De façon similai-

re à la précédente, cette dernière comprend un deuxième circuit de quantification 115, avec un pas de quantification plus fin que celui du premier circuit de quantification, suivi d'un deuxième circuit 125 de codage à longueur variable, en sortie duquel est prévu une mémoire-tampon 135. En fonction du remplissage de cette mémoire 135, un deuxième circuit de régulation 145 renvoie vers le deuxième circuit de quantification 115 un facteur de quantification. Comme précédemment, ce facteur conjugue ses effets avec ceux du choix du pas de quantification pour assurer la régulation du débit de la mémoire 135. En raison de la quantification complémentaire plus fine réalisée par le circuit 115, les signaux de sortie de cette mémoire 135 sont des signaux codés correspondant à un niveau de qualité noté HQ et supérieur à celui observé en sortie de la première mémoire 40.

Conformément à l'invention, un additionneur 165 permet alors de calculer la somme des coefficients présents en sortie du circuit de quantification inverse 60 et des coefficients présents en sortie d'un deuxième circuit 155 de quantification inverse disposé en sortie du deuxième circuit de quantification 115. Cette somme est envoyée vers la voie de prédiction, plus précisément vers un circuit de transformation cosinus discrète inverse 70 assurant une conversion inverse de celle exécutée par le circuit 10, c'est-à-dire restituant à partir des coefficients DCT des signaux numériques correspondant à des blocs de 8 x 8 pixels. Ces signaux sont envoyés vers une première entrée d'un additionneur 85 dont la sortie est stockée dans une mémoire d'image 75.

La sortie de cette mémoire 75 est envoyée vers un étage de compensation de mouvement qui comprend un circuit d'estimation de mouvement 80 et un circuit de compensation de mouvement 90 (c'est ce circuit 90 qui, sur une première entrée, reçoit la sortie de ladite mémoire 75). Le circuit 80 reçoit ici les signaux numériques d'entrée du dispositif de codage et détermine ici, pour chaque bloc d'image, un vecteur de déplacement représentatif de son mouvement par rapport au bloc correspondant de l'image précédente (cette détermination est connue sous le nom de reconnaissance bloc à bloc, ou "block matching" en anglais). Le vecteur ainsi déterminé est envoyé vers la deuxième entrée du circuit de compensation de mouvement 90, et celui-ci délivre un bloc prédit dont la différence avec le bloc précédent est déterminée dans un soustracteur 100 placé en amont du circuit de transformation cosinus discrète 10. Le bloc prédit est également renvoyé vers une deuxième entrée de l'additionneur 85.

Le soustracteur 100 reçoit sur une première entrée la sortie d'un circuit 95 de conversion de format qui, lui-même, reçoit les signaux numéri-

ques d'entrée du dispositif, correspondant à des images pour les présenter, à sa sortie, par exemple. Les signaux numériques présents sur l'entrée du circuit 10 ne sont donc pas les signaux d'entrée du dispositif de codage, correspondant aux images d'image successifs, mais des signaux représentant la différence entre chaque bloc d'image d'origine et le bloc prédit qui en est déduit après les opérations effectuées dans la voie de prédiction (allant de l'entrée du circuit de quantification inverse jusqu'à la sortie du circuit de compensation de mouvement 90).

En l'absence des éléments 105 à 165, le circuit qui comprend les circuits 60, 70, 75, 80, 85, 90 constituerait une voie de prédiction classique. La mise en place des éléments 105 à 165 permet d'opérer une quantification améliorée, plus précise, à partir de laquelle sont effectués d'une part le codage complémentaire conduisant, en sortie de la mémoire 135, aux signaux codés de qualité renforcée et d'autre part, conformément à l'invention, une prédiction plus précise que ladite prédiction classique.

Bien entendu, la présente invention n'est pas limitée à l'exemple de réalisation décrit et représenté. L'invention concerne également un dispositif de décodage apte à décoder des signaux numériquement codés à l'aide d'un dispositif tel que celui de la figure 1.

Un exemple de réalisation d'un tel dispositif de décodage est représenté sur la figure 2. Ce dispositif comprend, dans cet exemple, tout d'abord une première voie de décodage, comprenant en série un circuit 225 de décodage à longueur variable, un troisième circuit 260 de quantification inverse selon ledit pas de quantification déterminé, un circuit 210 de transformation cosinus discrète inverse, et un étage de compensation de mouvement. Cet étage comprend lui-même un circuit 290 de compensation de mouvement, délivrant comme au codage l'information de prédiction, et un troisième additionneur 265 qui reçoit sur ses deux entrées la sortie du circuit de quantification inverse et celle dudit circuit de compensation de mouvement. Cet additionneur 265 délivre les signaux décodés d'une part vers la sortie du dispositif de décodage et d'autre part, par l'intermédiaire d'une mémoire d'image 275, vers l'entrée dudit circuit de compensation de mouvement. Le dispositif de décodage comprend également une deuxième voie de décodage comprenant, elle, en série, un deuxième circuit 325 de décodage à longueur variable, un quatrième circuit 355 de quantification inverse selon ledit pas de quantification plus fin que le premier, et un quatrième additionneur 365. Cet additionneur reçoit sur ses deux entrées les sorties d'addition des troisième et quatrième circuits de quantification inverse 260 et 355, et ses signaux de sortie sont

fournis à l'entrée du circuit 210 de transformation cosinus discrète inverse.

Dans ce dispositif de décodage, la première voie de décodage reçoit les signaux codés correspondant au niveau de qualité déterminé noté précédemment LQ, et la deuxième voie de décodage reçoit les signaux codés correspondant au niveau de qualité amélioré noté précédemment HQ. L'addition des informations ainsi décodées dans chacune des deux voies permet de reconstruire en sortie du dispositif de décodage des images ayant cette qualité dite de niveau amélioré. Si, pour une raison quelconque, on est en mesure de ne recevoir que les signaux codés dits LQ qui bénéficient d'un niveau de protection accru lors de leur transmission, un interrupteur 390, représenté en trait interrompu sur la figure 2, permet de mettre hors circuit la deuxième voie de décodage. Cette figure 2 est alors ramenée au schéma classique, à une seule voie de décodage recevant lesdits signaux codés LQ et ne délivrant que des images reconstituées ayant la qualité LQ dite de niveau déterminé.

## Revendications

1. Dispositif de codage de signaux numériques correspondant à des images subdivisées en blocs, composé d'une première voie de codage comprenant un circuit de transformation cosinus discrète, un circuit de quantification avec un premier pas de quantification déterminé, un circuit de codage à longueur variable, une mémoire-tampon délivrant des signaux codés de niveau de qualité déterminé, et un circuit de régulation de débit, d'une voie de prédiction comprenant, en sortie dudit circuit de quantification, un premier circuit de quantification inverse, un circuit de transformation cosinus discrète inverse, un premier additionneur, une mémoire d'image, un étage de compensation de mouvement, et un soustracteur prévu pour retrancher desdits signaux numériques à coder les signaux prédits de sortie dudit étage, et d'une deuxième voie de codage comprenant elle-même notamment un circuit de calcul de différences à partir de signaux situés en aval du circuit de transformation cosinus discrète, un circuit de quantification de ces différences, avec un deuxième pas de quantification plus fin que le premier, et un circuit de codage des différences ainsi quantifiées, caractérisé en ce que la voie de prédiction comprend également, entre la sortie dudit circuit de quantification des différences et ledit circuit de transformation cosinus discrète inverse, une branche supplémentaire comprenant un deuxième circuit de quantification inverse des signaux de sortie dudit circuit de quantification

des différences et un deuxième additionneur des sorties desdits premier et deuxième circuits de quantification inverse, la sortie dudit deuxième additionneur étant reliée à l'entrée dudit circuit de transformation cosinus discrète inverse. 5

2. Dispositif de décodage de signaux préalablement codés à l'aide d'un dispositif de codage selon la revendication 1, composé d'une première voie de décodage comprenant en série un circuit de décodage à longueur variable, un troisième circuit de quantification inverse selon ledit pas de quantification déterminé, un circuit de transformation cosinus discrète inverse, et un étage de compensation de mouvement comprenant lui-même un circuit de compensation de mouvement et un troisième additionneur qui reçoit sur une première entrée la sortie dudit circuit de transformation cosinus discrète inverse et sur une deuxième entrée la sortie dudit circuit de compensation de mouvement et qui délivre les signaux décodés envoyés d'une part vers la sortie du dispositif de décodage et d'autre part, par l'intermédiaire d'une mémoire d'image, vers l'entrée dudit circuit de compensation de mouvement, caractérisé en ce qu'il comprend une deuxième voie de décodage comprenant elle-même en série un deuxième circuit de décodage à longueur variable, un quatrième circuit de quantification inverse selon ledit pas de quantification plus fin que le premier, et un quatrième additionneur, ledit quatrième additionneur recevant sur ses deux entrées les sorties desdits troisième et quatrième circuits de quantification inverse et ses signaux de sortie étant fournis à l'entrée dudit circuit de transformation cosinus discrète inverse. 10 15 20 25 30 35 40
3. Dispositif de décodage selon la revendication 2, caractérisé en ce que la deuxième voie de décodage comprend en série, entre le quatrième circuit de quantification inverse et le quatrième additionneur, un interrupteur de mise hors circuit de ladite deuxième voie. 45

50

55

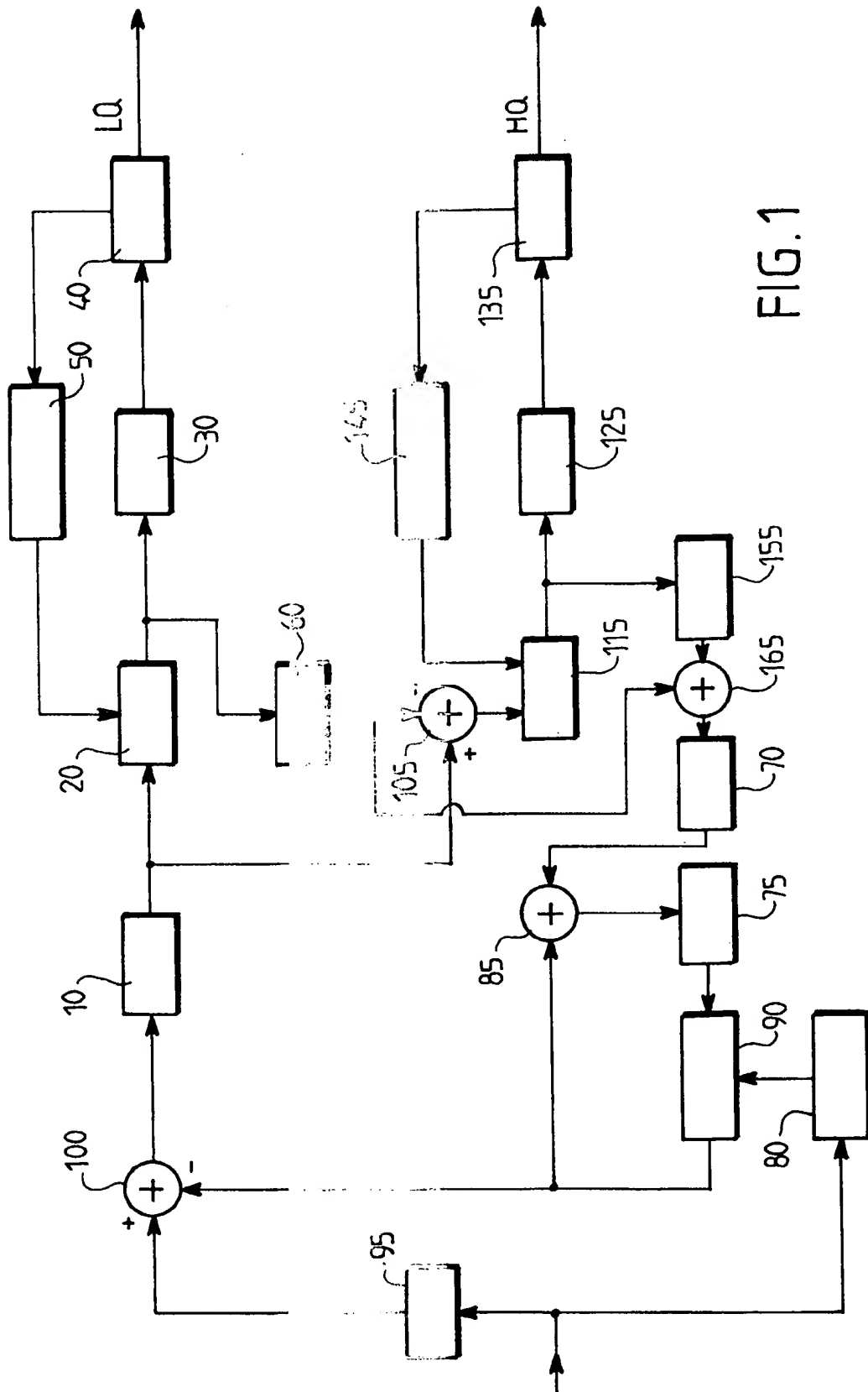


FIG. 1

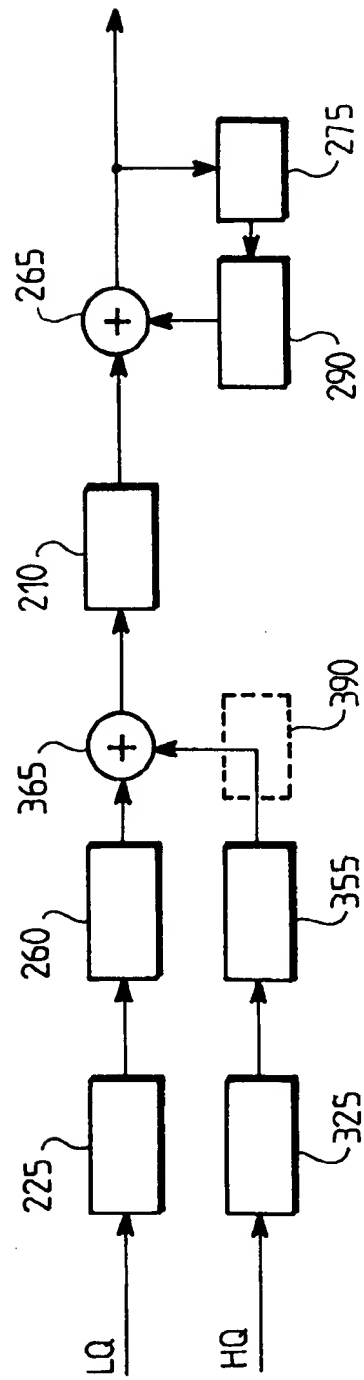


FIG. 2



Office européen  
des brevets

## RAPPORT DE RECHERCHE EUROPEENNE

Numero de la demande  
EP 93 20 2932

### DOCUMENTS CONSIDERES COMME PERTINENTS

Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes	Revendication concernée	CLASSEMENT DE LA DEMANDE (Int.Cl.5)
X	EP-A-0 474 100 (SHARP KABUSHIKI KAISHA) * le document en entier * ---	1-3	H04N7/13
A	US-A-4 723 161 (KOGA) * abrégé; figures 3,5 * ---	1-3	
A	EP-A-0 235 803 (KOKUSAI DENSHIN DENWA CO. LTD. ET AL.) * abrégé; figures 3,8 * ---	1-3	
A	US-A-5 122 875 (RAYCHAUDHURI ET AL.) * abrégé; revendications 9,14; figures 1,3 * ---	1-3	
A	US-A-5 148 272 (ACAMPORA ET AL.) * colonne 2, ligne 64 - colonne 3, ligne 13 * * colonne 4, ligne 18 - ligne 59 * * figures 1,3 * ---	1-3	
A	WO-A-92 07445 (BRITISH TELECOMMUNICATIONS PUBLIC LIMITED COMPANY) * le document en entier * ---	1-3	
A	SIGNAL PROCESSING. IMAGE COMMUNICATION vol. 3, no. 2/3, Juin 1991, AMSTERDAM NL pages 179 - 195 G.MORRISON ET AL. 'Two-Layer video coding for ATM networks' * le document en entier * ---	1-3	DOMAINES TECHNIQUES RECHERCHES (Int.Cl.5)
A	IEEE GLOBAL TELECOMMUNICATIONS CONFERENCE 1988, HOLLYWOOD, FLORIDA; vol. 2/3, 28 Novembre 1988, IEEE, NEW YORK, USA; pages 743 - 749 TZOU ET AL. 'Compatible HDTV coding for broadband ISDN' -----		H04N
Le présent rapport a été établi pour toutes les revendications			
Lieu de la recherche LA HAYE		Date d'achèvement de la recherche 14 Décembre 1993	Examineur Giannotti, P
<b>CATEGORIE DES DOCUMENTS CITES</b>  X : particulièrement pertinent à lui seul Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie A : arrière-plan technologique O : divulgation non-écrite P : document intercalaire  T : théorie ou principe à la base de l'invention E : document de brevet antérieur, mais publié à la date de dépôt ou après cette date D : cité dans la demande I : cité pour d'autres raisons ----- & : membre de la même famille, document correspondant			